

Р.Б. АБДУЛЛАЕВ  
**МЕТОД ОПРЕДЕЛЕНИЯ ФУНКЦИОНАЛЬНОЙ  
ЗАВИСИМОСТИ РАБОЧИХ ВЫХОДОВ ЛОГИЧЕСКИХ  
КОМБИНАЦИОННЫХ СХЕМ ОТ ПРОЯВЛЕНИЯ  
МОНОТОННЫХ ОШИБОК**

*Абдуллаев Р.Б. Метод определения функциональной зависимости рабочих выходов логических комбинационных схем от проявления монотонных ошибок.*

**Аннотация.** В работе исследованы структурные зависимости рабочих выходов логических комбинационных схем с целью последующей идентификации вида возможных ошибок. Приведены виды проявляемых ошибок и классификация рабочих выходов логических комбинационных схем. Показано, что наличие внутренней структурной связи дискретных устройств приводит к увеличению кратности возможных ошибок. Приводится условие определения функциональной зависимости выходов от проявления ошибок исследуемой кратности. Отмечено, что из множества видов ошибок, на выходах схем могут проявляться однонаправленные (монотонные) ошибки. В силу этого, приведен известный метод определения монотонно зависимых рабочих выходов дискретных устройств и указан его недостаток, заключающийся в необходимости только попарного сравнения каждого выхода с остальными из целого множества. Для удобства процесса поиска подобных выходов автором статьи предложен новый метод идентификации монотонно зависимых рабочих выходов, отличающийся от известных методов тем, что данный метод применим для любого числа выходов, что требует значительно меньшего времени для поиска вышеприведенных выходов. Показано, что логические комбинационные схемы могут обладать функциональными особенностями, при которых на рабочих выходах могут проявляться только монотонные ошибки. Следовательно, предложен новый метод идентификации любого числа монотонно независимых рабочих выходов комбинационных схем. Показано, что предлагаемые в статье методы поиска монотонно зависимых и монотонно независимых выходов логических комбинационных схем требуют выполнения несложных математических вычислений. В программной среде Multisim смоделированы внутренние неисправности диагностируемых схем и зафиксированы все возможные ошибки на рабочих выходах. По результатам экспериментов также подтверждена справедливость полученных теоретических результатов.

**Ключевые слова:** комбинационная схема, ошибки на рабочих выходах логических схем, виды ошибок, структурная зависимость рабочих выходов, монотонно зависимые и монотонно независимые рабочие выходы комбинационных схем.

**1. Введение.** Цифровизация любой отрасли жизнедеятельности человечества связана с активным использованием современных вычислительных электронных устройств [1-3]. Строятся подобные устройства в микропроцессорном и микроэлектронном исполнении, в основном, на базе логических схем с памятью и комбинационных схем [3-5].

Логические комбинационные схемы – это множество логических элементов без памяти, взаимосвязанных в определенной степени между собой внутрисхемными связями. Математическое

описание функционирования комбинационных схем составляют булевы функции  $f_j(x)$  [6]. В комбинационных схемах выходная функция  $f_j$  мгновенно меняет свое значение при изменении значения входного сигнала  $x$  по правилам функционирования схемы.

Причиной неверного значения сигнала на рабочем выходе комбинационной схемы может являться неисправность одного (или нескольких) логических элементов. Наиболее часто на выходах логических элементов встречаются константные неисправности (*stuck-at faults*) типа  $const = 1$  или  $const = 0$  [7-10]. Данные искажения могут проявляться на рабочие выходы комбинационной схемы и исказить выходные значения функций.

При синтезе систем управления и контроля ответственными технологическими процессами ставится задача обеспечения высокого уровня надежности и безопасности функционирования их узлов. Эта задача решается различными способами, к примеру, резервированием компонентов и узлов системы, реализацией самопроверяемых структур отдельных узлов для контроля правильности вычисляемых ими функций, применением методов последовательного сканирования схем с памятью, тестированием блоков и узлов и т.д. [9-10]. При проектировании систем с самопроверяемыми структурами часто используют кодовые методы их реализации. В данном случае значения логических сигналов на рабочих выходах диагностируемой схемы представляются в виде информационного вектора кодового слова, а контрольной схемой и генератором вырабатываются контрольные разряды, которые сопоставляются схемой сравнения.

Реальные логические устройства в силу особенностей построения их внутренней структуры могут проявлять только определенные виды ошибок. Учет структур диагностируемых устройств и использование помехозащищенных кодов в основе систем функционального контроля позволяет снизить аппаратные показатели структурной избыточности систем, чем при методе дублирования диагностируемых блоков и узлов. В силу этого, задачам синтеза надежных дискретных устройств с самопроверяемыми структурами, в которых учитываются структурные зависимости выходов устройств на проявление определенных видов ошибок на рабочих выходах, посвящено большое число работ [11-16, 18-26].

К примеру, в работах [18-20] авторы рассматривают вопросы применения кодов Бергера [21] и их модификаций в основе системы функционального контроля структурно зависимых выходов логических комбинационных схем, на которых могут возникать только однонаправленные ошибки, т.е. когда возможны переходы только  $1 \rightarrow$

0 или только  $0 \rightarrow 1$ . Таким образом достигается полное обнаружение всех возможных ошибок на выходах диагностируемых устройств. Данный метод неэффективен при проявлении на выходах схем разнонаправленных ошибок при равном числе переходов типа  $0 \rightarrow 1$  и  $1 \rightarrow 0$ . В [19, 22, 23] изучены методы построения систем функционального контроля логических комбинационных схем с проявлениями на выходах разнонаправленных ошибок и их обнаружения помехозащищенным кодом. Для этой цели в [19] авторами предложен новый код с эффективным обнаружением вышеприведенных ошибок. Недостатком данного способа является не обнаружение ошибок больших кратностей, а также высокая структурная избыточность системы функционального контроля.

В работах [24-26] исследован метод логического дополнения при проектировании систем функционального контроля комбинационных схем, при котором хорошо обнаруживаются только однонаправленные ошибки на выходах схем. Также разработаны методы преобразования структур логических устройств [26, 27] с целью появления на рабочих выходах ошибок только определенных видов для последующего их обнаружения помехозащищенным кодом в основе системы функционального контроля. Таким образом достигается полное обнаружение ошибок на выходах диагностируемых устройств. Однако для преобразования структур устройств требуется внесение значительной аппаратной избыточности помимо избыточности схем контроля, и не для всех диагностируемых устройств удастся применить данный способ синтеза.

В работах [28-30] авторы рассматривают вопросы применения циклических (полиномиальных) кодов для задач функционального диагностирования логических комбинационных схем с учетом свойств рассматриваемых кодов. Авторами предложены способы синтеза систем функционального контроля с обнаружением любых ошибок на выходах дискретных устройств с учетом анализа структуры диагностируемых устройств.

Во всех вышеперечисленных работах, в которых учитывается топология объекта диагностирования, требуется использование конкретных методов определения функциональных зависимостей рабочих выходов от проявления ошибок конкретных видов. К примеру, существующий метод определения функциональной зависимости от проявления однонаправленных ошибок [16] обладает недостатком, заключающийся в необходимости только попарного сравнения каждого выхода с остальными из исследуемого множества,

что при большом числе выходов устройства усложняет задачу поиска таких выходов.

Работа посвящена разработке методов определения структурно зависимых рабочих выходов логических комбинационных схем, на которых могут проявляться однонаправленные ошибки для задач синтеза контролепригодных дискретных схем.

**Постановка задачи.** Каждой комбинационной схеме свойственны собственные особенности перехода и проявления неисправностей, возникающих на выходах логических элементов. Прохождение входного сигнала через несколько логических элементов, наличие разветвлений в структуре, а также функциональных особенностей схемы и т.п., усложняют анализ предсказуемых ошибок на выходах схем. Заранее определив виды возникающих ошибок на выходах исследуемых комбинационных схем, можно предпринимать меры по их устранению еще на этапе проектирования системы функционального контроля и тем самым, достичь полного обнаружения ошибок на данных выходах [13, 19, 23]. Все это требует использование конкретных методов выявления как вида, так и кратности возможных ошибок.

В данной работе поставлена следующая задача: разработать методы определения функциональной зависимости любого числа рабочих выходов логических комбинационных схем на проявление однонаправленных ошибок с целью последующей полной идентификации данных искажений соответствующими кодами, используемых в основе системы функционального контроля логических устройств.

**2. Функциональная зависимость рабочих выходов логических устройств от проявления ошибок определенной кратности.** Как описывалось выше, неисправности логических устройств могут проявляться через ошибки на выходах схемы. В зависимости от структуры устройства неисправность может проявляться на один выход или несколько выходов одновременно. Это определяет кратность ошибки на рабочих выходах –  $d$ ,  $d = \overline{1, m}$ , где  $m$  – число выходов схемы.

На рисунке 1 показана логическая комбинационная схема, которая имеет логический элемент  $G_1$ , выход которого связан с несколькими рабочими выходами схемы –  $f_1, f_2$  и  $f_3$ . Данные выходы являются структурно зависимыми и в данном случае, при возникновении неисправности на выходе элемента  $G_1$ , последняя может одновременно проявляться на несколько выходов схемы.

*Определение 1.* Выходы логической комбинационной схемы  $\{f_1, f_2, \dots, f_i\}$ ,  $i \leq t$ , называются *структурно зависимыми*, если в структуре дискретного устройства существует хотя бы один логический элемент, выходы которого связаны с рабочими выходами  $\{f_1, f_2, \dots, f_i\}$ .

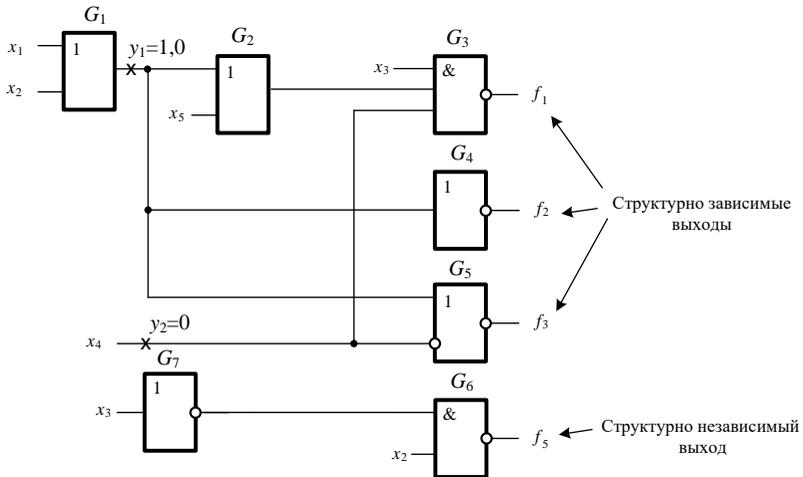


Рис. 1. Комбинационная схема

Наличие структурной зависимости выходов не гарантирует проявление внутренней неисправностей одновременно на всех структурно зависимых выходах. В этом случае вводится понятие функциональной зависимости рабочих выходов логических комбинационных схем на проявление ошибок кратностью  $d$ .

*Определение 2.* Множество выходов логической комбинационной схемы называется *функционально зависимо от возникновения ошибки кратностью  $d$* , если логическая структура устройства, помимо наличия внутренней структурной связи с выходами  $n$ , где  $n \geq d$ , имеет функциональную зависимость от одновременного проявления ошибок на выходах, число которых равно  $d$ .

Для определения кратности возможной ошибки на подобных выходах удобно пользоваться выражением [16, 17]:

$$\frac{df_i}{dy_i} \cdot \frac{df_j}{dy_j} \cdot \dots \cdot \frac{df_d}{dy_d} \neq 0, \quad (1)$$

где  $\frac{df_i}{dy_i}$  – условие проявления неисправности на выходе логического элемента, реализующего функцию  $y_i(x)$ , на рабочий выход  $f_i$ ,  $t \in \{1; q\}$ ;  $q$  – количество элементов в логической схеме;  $d$  – число выходов, определяющее кратность ошибки.

Если произведение условий трансляции внутренней неисправности в точке  $y_i$  для рассматриваемых выходов не равно нулю, то одновременная трансляция неисправности на эти выходы возможна, иначе – на данных выходах невозможно возникновение ошибок кратностью  $d$ , или на данных выходах возможно возникновение ошибок, кратность которых меньше  $d$ .

Условие выражения (1) справедливо для любого значения  $d$ .

К примеру, для схемы на рисунке 1 определим, могут ли проявляться ошибки  $d = 3$  на выходах  $f_1$ ,  $f_2$  и  $f_3$ , при возникновении неисправностей в точке  $y_1$ . Условия трансляции будут определяться следующим образом:

$$\begin{aligned} \frac{df_1}{dy_1} &= \overline{(x_1 \vee x_2 \vee x_5)} x_3 x_4 \oplus \overline{(x_1 \vee x_2 \vee x_5)} x_3 x_4 = \overline{(0 \vee x_5)} x_3 x_4 \oplus \overline{(1 \vee x_5)} x_3 x_4 = \\ &= \overline{x_5} x_4 x_3 \oplus x_3 x_4 = 1 \oplus x_5 x_4 x_3 \oplus 1 \oplus x_3 x_4 = x_3 x_4 (x_5 \oplus 1) = x_3 x_4 \bar{x}_5. \end{aligned}$$

$$\frac{df_2}{dy_1} = \overline{x_1 \vee x_2} \oplus \overline{x_1 \vee x_2} = \bar{0} \oplus \bar{1} = 1.$$

$$\frac{df_3}{dy_1} = \overline{x_1 \vee x_2 \vee \bar{x}_4} \oplus \overline{x_1 \vee x_2 \vee \bar{x}_4} = \overline{0 \vee \bar{x}_4} \oplus \overline{1 \vee \bar{x}_4} = \bar{\bar{x}_4} \oplus 0 = x_4.$$

На основе выражения (1) имеем:

$$\frac{df_1}{dy_1} \cdot \frac{df_2}{dy_1} \cdot \frac{df_3}{dy_1} = x_3 x_4 \bar{x}_5 \cdot 1 \cdot x_4 = x_3 x_4 \bar{x}_5 \neq 0.$$

Следовательно, на выходах  $f_1$ ,  $f_2$  и  $f_3$  могут проявляться ошибки  $d = 3$  при возникновении неисправности на выходе элемента  $G_1$ .

При возникновении неисправности на выходе элемента  $G_7$  неисправность может проявляться только на выход  $f_5$ . Такие выходы получили название абсолютно независимых выходов.

*Определение 3.* Множество выходов логической комбинационной схемы называются *абсолютно независимыми*, если в структуре схемы не существуют логические элементы, пути от которых структурно связаны с более чем одним выходом схемы, а значит, подобные выходы реализуются отдельными подсхемами логического устройства (выход  $f_3$  на рисунке 1).

Наличие в схеме только абсолютно независимых выходов при одиночных внутренних неисправностях обеспечивает возникновение ошибок кратностью только  $d = 1$ .

**3. Виды ошибок на выходах логических комбинационных схем.** Интерес представляют виды ошибок, возникающих на выходах логических устройств. При возникновении многократных ошибок, последние подразделяются на однонаправленные, когда возможны ошибки вида только  $0 \rightarrow 1$  или только  $1 \rightarrow 0$ , и разнонаправленные, когда возможны ошибки и  $0 \rightarrow 1$  и  $1 \rightarrow 0$ . В работе [31] приводится полная классификация видов ошибок, возникающих на рабочих выходах логических устройств.

*Определение 4.* Ошибка называется *монотонной*, если в исследуемом векторе  $\langle f_1, f_2, \dots, f_m \rangle$  происходит переход только вида  $1 \rightarrow 0$  или только вида  $0 \rightarrow 1$ .



Рис. 2. Пример возникновения монотонной ошибки

*Определение 5.* Ошибка называется *симметричной*, если в исследуемом векторе  $\langle f_1, f_2, \dots, f_m \rangle$  происходит одинаковое число переходов вида  $1 \rightarrow 0$  и вида  $0 \rightarrow 1$ .

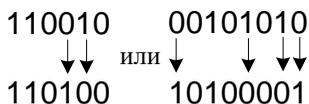


Рис. 3. Пример возникновения симметричной ошибки

*Определение 6.* Ошибка называется *асимметричной*, если в исследуемом векторе  $\langle f_1, f_2, \dots, f_m \rangle$  происходит неравное число переходов вида  $1 \rightarrow 0$  и вида  $0 \rightarrow 1$ .

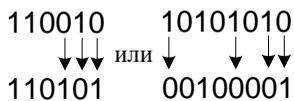


Рис. 4. Пример возникновения асимметричной ошибки

В зависимости от структуры и функциональных особенностей исследуемых комбинационных схем на рабочих выходах могут возникать любые из вышеперечисленных видов ошибок.

**4. Виды функциональной зависимости рабочих выходов логических комбинационных схем.** Структура логического устройства определяет значение сигнала рабочего выхода при трансляции внутренней неисправности на данный выход. При анализе в совокупности нескольких подобных выходов отражается полная картина возможных видов ошибок на структурно зависимых выходах схем. На основе множества видов ошибок, приведенного в предыдущем разделе, функционально зависимые выходы логических комбинационных схем имеют следующую классификацию (рисунок 5) [13-16].

*Определение 7.* Выходы логической комбинационной схемы называются монотонно зависимыми, если помимо ошибок другого вида на этих выходах могут возникать и монотонные ошибки.

*Определение 8.* Выходы логической комбинационной схемы называются симметрично зависимыми, если помимо ошибок другого вида на этих выходах могут возникать и симметричные ошибки.

*Определение 9.* Выходы логической комбинационной схемы называются асимметрично зависимыми, если помимо ошибок другого вида на этих выходах могут возникать и асимметричные ошибки.

*Определение 10.* Выходы логической комбинационной схемы называются монотонно независимыми, если на этих выходах могут возникать только монотонные ошибки.

*Определение 11.* Выходы логической комбинационной схемы называются симметрично независимыми, если на этих выходах могут возникать только симметричные ошибки.

*Определение 12.* Выходы логической комбинационной схемы называются асимметрично независимыми, если на этих выходах могут возникать только асимметричные ошибки.

Часто на практике встречаются логические комбинационные схемы со структурно зависимыми выходами, на которых виды ошибок могут сочетаться, например, на асимметрично зависимых выходах могут проявляться и монотонные или симметричные ошибки. Следовательно, функционально зависимые выходы могут иметь еще и следующие виды зависимости.

*Определение 13.* Выходы логической комбинационной схемы называются монотонно асимметрично независимыми, если на этих выходах могут возникать только монотонные и асимметричные ошибки.



Рис. 5. Классификация выходов логических комбинационных схем

*Определение 14.* Выходы логической комбинационной схемы называются монотонно симметрично независимыми, если на этих выходах могут возникать только монотонные и симметричные ошибки.

На рисунке 5 приведена классификация рабочих выходов комбинационных схем. Данная классификация основана на видах и кратности ошибок, возникающих на выходах схем.

**5. Метод определения монотонно зависимых выходов логических комбинационных схем.** Как приводилось выше, зависимые выходы логических комбинационных схем, на которых помимо ошибок другого вида могут также возникать монотонные ошибки, называются *монотонно зависимыми*. Из [16] известно и доказано условие определения возникновения монотонных ошибок только на двух структурно зависимых выходах:

$$\frac{df_i}{dy_i} \cdot \frac{df_j}{dy_i} (f_i \oplus f_j) = 0, \quad (2)$$

где  $f_i$  и  $f_j$  – два структурно зависимых выхода комбинационной схемы.

Левый множитель выражения (2) определяет те входные наборы, при которых осуществляется проявление внутренней неисправности в точке  $y_i$  на рабочие выходы  $f_i$  и  $f_j$ . Правый множитель есть проверка вида ошибки, то есть, при исправной схеме и равных значениях выходов, результат сложения по модулю два будет равным нулю, что соответственно приравняет к нулю результат умножения левого и правого множителей выражения (2). Иначе говоря, если при исправной схеме логический сигнал в точке  $y_i$  проявляется на оба рабочих выхода при подаче тестового входного набора и значения этих выходов получаются одинаковыми, то при внутренней неисправности в рассматриваемой точке искаженный сигнал также будет проявляться на данные выходы, при этом, изменяя значения разрядов одновременно обоих выходов, что соответственно говорит о возникновении монотонной ошибки.

Попарным сравнением всех выходов схемы можно идентифицировать все выходы, на которых могут возникать монотонные ошибки. Однако такой способ является неудобным при большом числе зависимых выходов исследуемой схемы и процесс идентификации видов зависимости выходов усложняется.

Для удобства анализа функциональной зависимости рабочих выходов от проявления монотонных ошибок автором статьи разработан метод идентификации любого числа таких выходов.

*Теорема 1.* Множество выходов  $\{f_{i_1}, f_{i_2}, \dots, f_{i_d}\}$ ,  $d \leq m$ , где  $m$  – число рабочих выходов логической комбинационной схемы, монотонно зависимы, если выполняется условие:

$$\frac{df_{i_1}}{dy_{i_1}} \frac{df_{i_2}}{dy_{i_2}} \dots \frac{df_{i_d}}{dy_{i_d}} \left( \overline{f_{i_1} f_{i_2} \dots f_{i_d} \oplus \overline{f_{i_1} \overline{f_{i_2}} \dots \overline{f_{i_d}}}} \right) \neq 0, \quad (3)$$

где  $\frac{df_{i_1}}{dy_{i_1}} \frac{df_{i_2}}{dy_{i_2}} \dots \frac{df_{i_d}}{dy_{i_d}}$  – условие, определяющее искажение кратностью  $d$ , при возникновении неисправности на выходе логического элемента, реализующего функцию  $y_i(x)$ ;  $\overline{f_{i_1} f_{i_2} \dots f_{i_d} \oplus \overline{f_{i_1} \overline{f_{i_2}} \dots \overline{f_{i_d}}}}$  – условие, позволяющее выявить, является ли ошибка кратностью  $d$  монотонной или нет.

*Доказательство.* Левая часть выражения (3) определяет, возможны ли на множестве выходов ошибки кратностью  $d$ , т.е. определяются входные наборы, при котором возможно проявление внутренней неисправности на множество  $d$  выходов. Если определены входные наборы – условия трансляции внутренней неисправности для каждого рабочего выхода схемы из множества  $d$ , то, осуществляя перемножение данных наборов по законам алгебры логики, получаем их произведение. Если результат произведения не равен нулю, тогда значение входных наборов таковы, что обеспечивают проявление внутренней неисправности одновременно на все выходы из множества  $d$ . Если произведение равно нулю, следовательно, некоторые входные наборы содержат одинаковые аргументы, но противоположны по значению, или вовсе проявление внутренней неисправности на данное множество  $d$  выходов невозможно.

Правая часть выражения (3) определяет вид искажения на множестве выходов  $d$ . Допустим, что функции множества выходов  $\{f_{i_1}, f_{i_2}, \dots, f_{i_d}\}$ ,  $d \leq m$ , где  $m$  – число выходов комбинационной схемы, при внутренней неисправности принимают неравные значения. Тогда, подставляя числовые значения по закону нулевого множества, получаем:  $f_{i_1} \wedge f_{i_2} \wedge \dots \wedge f_{i_d} = 0 \Rightarrow \overline{f_{i_1} \wedge f_{i_2} \wedge \dots \wedge f_{i_d}} = 1$ , а значит,  $f_{i_1} \wedge f_{i_2} \wedge \dots \wedge f_{i_d} \neq \overline{\overline{f_{i_1} \wedge f_{i_2} \wedge \dots \wedge f_{i_d}}}$ . Следовательно,

$(f_{i_1} \wedge f_{i_2} \wedge \dots \wedge f_{i_d}) \oplus (\overline{f_{i_1} \wedge f_{i_2} \wedge \dots \wedge f_{i_d}}) = 0$  только при неравных значениях аргументов функции неравнозначности.

Допустим, что функции множества выходов  $\{f_{i_1}, f_{i_2}, \dots, f_{i_d}\}$ , при внутренней неисправности принимают равные значения. Тогда результат конъюнкции по закону нулевого множества

$f_{i_1} \wedge f_{i_2} \wedge \dots \wedge f_{i_d} = 0 \Rightarrow \overline{f_{i_1} \wedge f_{i_2} \wedge \dots \wedge f_{i_d}} = 0$ , при значении функций  $f_i = 0$ ,  $i \in \overline{1, m}$ , и  $f_{i_1} \wedge f_{i_2} \wedge \dots \wedge f_{i_d} = 1 \Rightarrow \overline{f_{i_1} \wedge f_{i_2} \wedge \dots \wedge f_{i_d}} = 1$ , при значении функций  $f_i = 1$ , а значит, в обоих случаях  $f_{i_1} \wedge f_{i_2} \wedge \dots \wedge f_{i_d} = \overline{f_{i_1} \wedge f_{i_2} \wedge \dots \wedge f_{i_d}}$ . Отсюда следует,

$(f_{i_1} \wedge f_{i_2} \wedge \dots \wedge f_{i_d}) \oplus (\overline{f_{i_1} \wedge f_{i_2} \wedge \dots \wedge f_{i_d}}) = 1$  только при  $f_{i_1} = f_{i_2} = \dots = f_{i_d}$  функции неравнозначности.

Помимо этого, согласно правилам двойственных функций, при  $f_{i_1} = f_{i_2} = \dots = f_{i_d}$  множество функций  $\{f_{i_1}, f_{i_2}, \dots, f_{i_d}\}$  двойственно множеству функции  $\{\overline{f_{i_1}}, \overline{f_{i_2}}, \dots, \overline{f_{i_d}}\}$ , а значит,  $f_{i_1} \wedge f_{i_2} \wedge \dots \wedge f_{i_d} = \overline{\overline{f_{i_1}} \wedge \overline{f_{i_2}} \wedge \dots \wedge \overline{f_{i_d}}}$ . □

К примеру, для схемы на рисунке 1, при возникновении неисправности типа  $const=1$  на выходе элемента  $G_1$ , имеем:

$$\begin{aligned}
 \frac{df_1}{dy_1} \frac{df_2}{dy_1} \frac{df_3}{dy_1} \left( \overline{f_1 f_2 f_3 \oplus \overline{f_1 f_2 f_3}} \right) &= x_3 x_4 \overline{x_5} \left( \overline{f_1 f_2 f_3 \oplus \overline{f_1 f_2 f_3}} \right) = \\
 &= x_3 x_4 \overline{x_5} \left( \overline{0 \cdot 0 \cdot 0 \oplus 1 \cdot 1 \cdot 1} \right) = x_3 x_4 \overline{x_5} \cdot 1 = x_3 x_4 \overline{x_5} \neq 0.
 \end{aligned}$$

При возникновении неисправности типа  $const=0$  на выходе элемента  $G_1$ , имеем:

$$\begin{aligned}
 \frac{df_1}{dy_1} \frac{df_2}{dy_1} \frac{df_3}{dy_1} \left( \overline{f_1 f_2 f_3 \oplus \overline{f_1 f_2 f_3}} \right) &= x_3 x_4 \overline{x_5} \left( \overline{f_1 f_2 f_3 \oplus \overline{f_1 f_2 f_3}} \right) = \\
 &= x_3 x_4 \overline{x_5} \left( \overline{1 \cdot 1 \cdot 1 \oplus 0 \cdot 0 \cdot 0} \right) = x_3 x_4 \overline{x_5} \cdot 1 = x_3 x_4 \overline{x_5} \neq 0.
 \end{aligned}$$

Значит, зависимость выходов  $f_1$ ,  $f_2$  и  $f_3$  удовлетворяет условиям теоремы 1 при возникновении неисправности на выходе элемента  $G_1$ , следовательно, на данных выходах могут возникать монотонные ошибки.

**6. Метод определения монотонно независимых выходов логических комбинационных схем.** Зависимые выходы логических комбинационных схем, на которых могут возникать только монотонные ошибки, получили название *монотонно независимых*.

Как и при монотонно зависимых рабочих выходах определение монотонно независимых групп выходов можно осуществить с помощью выражения (2), только в данном случае, необходимо также попарное сравнение каждого выхода с остальными. При большом количестве выходов задача считается трудоемкой и требует значительного времени для выявления зависимостей исследуемых выходов.

Группа выходов может быть монотонно независима, если условие выражения (3) выполняется относительно каждого логического элемента внутренней структуры исследуемого устройства, выходы которого связаны с рабочими выходами из множества  $d$ . Следовательно, определяя зависимости рабочих выходов относительно каждого элемента, можно сделать вывод о том, являются ли рабочие выходы монотонно независимыми или нет.

*Теорема 2.* Множество выходов  $\{f_{i_1}, f_{i_2}, \dots, f_{i_d}\}$ ,  $d \leq m$ , где  $m$  – число рабочих выходов логической комбинационной схемы, монотонно независимы, если выполняется условие:

$$\frac{df_{i_1}}{dy_t} \frac{df_{i_2}}{dy_t} \dots \frac{df_{i_d}}{dy_t} \left( \overline{f_{i_1} f_{i_2} \dots f_{i_d}} \oplus \overline{\overline{f_{i_1} f_{i_2} \dots f_{i_d}}} \right) \neq 0, \quad t \in \overline{1, q}, \quad (4)$$

относительно каждого внутреннего элемента устройства, выход которого структурно связан с рабочими выходами схемы из множества  $d$ .

В выражении (4)  $q$  – число логических элементов устройства, выходы которых структурно связаны с рабочими выходами из множества  $d$ ;  $\frac{df_{i_1}}{dy_t} \frac{df_{i_2}}{dy_t} \dots \frac{df_{i_d}}{dy_t}$  – условие, определяющее искажение кратностью  $d$  при возникновении внутренней неисправности на выходе логического элемента, реализующего функцию  $y_t(x)$ ;

$f_{i_1} f_{i_2} \dots f_{i_d} \oplus \overline{f_{i_1} f_{i_2} \dots f_{i_d}}$  – условие, позволяющее выявить, является ли ошибка кратностью  $d$  монотонной или нет.

*Доказательство.* Левая часть выражения (4) определяет, возможны ли на множестве выходов ошибки кратностью  $d$ , т.е. определяются входные наборы, при которых возможно проявление внутренней неисправности на множестве  $d$  выходов. При этом если условие левой части выражения не выполняется относительно каждого значения  $t$ , то значение  $d$  уменьшают на  $d - n$ ,  $n = 1, 2, 3, \dots$ , и осуществляют проверку выполнения условия для каждого полученного значения  $d$ . Если определены входные наборы – условия проявления внутренней неисправности для каждого рабочего выхода схемы из множества  $d$ , то, осуществляя перемножение данных наборов по законам алгебры логики, получаем их произведение. Если результат произведения не равен нулю, тогда значение входных наборов таковы, что обеспечивают проявление внутренней неисправности одновременно на выходы из множества  $d$ . Если произведение равно нулю, следовательно, некоторые входные наборы содержат одинаковые аргументы, но противоположны по значению, или вовсе проявление внутренней неисправности на данное множество  $d$  выходов невозможно.

Справедливость правой части выражения (4) основано на доказательстве теоремы 1.

К примеру, для схемы на рисунке 1 при возникновении неисправности типа  $const=0$  в точке  $y_2$  (неисправность типа обрыв), получаем:

$$\frac{df_1}{dy_2} \frac{df_3}{dy_2} \left( \overline{f_1 f_3} \oplus \overline{\overline{f_1} \overline{f_3}} \right) = \overline{x_1} \overline{x_2} x_3 x_5 \left( \overline{1 \cdot 0} \oplus \overline{0 \cdot 1} \right) = 0.$$

Значит, зависимость выходов  $f_1$  и  $f_3$  не удовлетворяет условиям теоремы 2 при возникновении неисправности в точке  $y_2$ . Рабочие функции  $f_1$  и  $f_3$  в данном случае формируют разные значения, следовательно, данные ошибки не монотонные. Формируемые ошибки являются симметричными.

Таким образом, на основе выражений (3) и (4) рабочие выходы  $f_1$ ,  $f_2$  и  $f_3$  не являются монотонно независимыми, т.к. помимо монотонных ошибок на данных выходах могут возникать и симметричные ошибки.

Рассмотрим другую комбинационную схему, выходы которой также имеют структурную зависимость (рисунок 6).

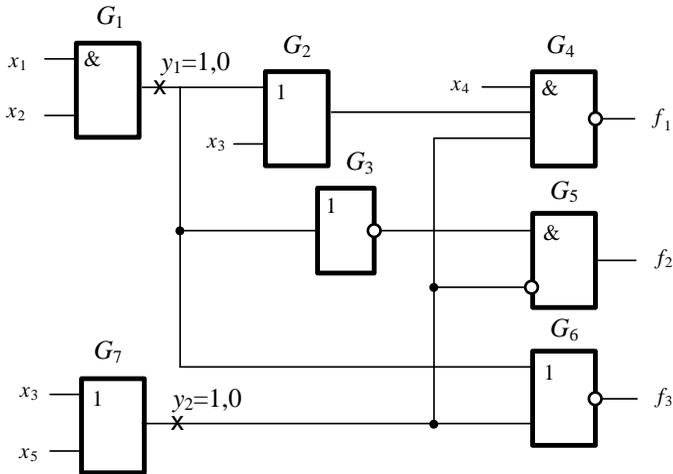


Рис. 6. Комбинационная схема с монотонно независимыми выходами

Определим условия одновременного проявления внутренней неисправности относительно точки  $y_2$  на зависимые выходы  $f_1, f_2$  и  $f_3$ :

$$\begin{aligned} \frac{df_1}{dy_1} &= \overline{(x_1x_2 \vee x_3)x_4(x_3 \vee x_5)} \oplus \overline{(x_1x_2 \vee x_3)x_4(x_3 \vee x_5)} = \\ &= \overline{x_3x_4(x_3 \vee x_5)} \oplus \overline{x_4x_3 \vee x_4x_5} = \\ &= \overline{x_3x_4 \vee x_3x_4x_5x_3x_4 \vee x_4x_5 \vee x_3x_4 \vee x_3x_4x_5x_3x_4 \vee x_4x_5} = \\ &= \overline{x_3x_4x_3x_4 \vee x_4x_5 \vee x_3x_4(x_3x_4 \vee x_4x_5)} = \overline{x_3x_4x_3x_4 \vee x_4x_5 \vee \bar{x}_3x_4x_5} = \\ &= \overline{x_3x_4x_3x_4x_4x_5 \vee \bar{x}_3x_4x_5} = \bar{x}_3x_4x_5. \end{aligned}$$

$$\frac{df_2}{dy_1} = \overline{x_1x_2x_3 \vee x_5} \oplus \overline{x_1x_2x_3 \vee x_5} = \overline{x_3 \vee x_5} \oplus 0 = \bar{x}_3\bar{x}_5.$$

$$\frac{df_3}{dy_1} = \overline{x_1x_2 \vee x_3 \vee x_5} \oplus \overline{x_1x_2 \vee x_3 \vee x_5} = \overline{x_3 \vee x_5} \oplus 0 = \bar{x}_3\bar{x}_5.$$

$$\frac{df_1}{dy_1} \cdot \frac{df_2}{dy_1} \cdot \frac{df_3}{dy_1} = \bar{x}_3x_4x_5 \cdot \bar{x}_3\bar{x}_5 \cdot \bar{x}_3\bar{x}_5 = 0.$$

Следовательно, одновременное проявление трехкратных ошибок на исследуемых выходах невозможно. Произведем попарное «сравнение» условий проявления внутренней неисправности на зависимые выходы:

$$\frac{df_1}{dy_1} \cdot \frac{df_2}{dy_1} = \bar{x}_3 x_4 x_5 \cdot \bar{x}_3 \bar{x}_5 = 0; \quad \frac{df_1}{dy_1} \cdot \frac{df_3}{dy_1} = \bar{x}_3 x_4 x_5 \cdot \bar{x}_3 \bar{x}_5 = 0;$$

$$\frac{df_2}{dy_1} \cdot \frac{df_3}{dy_1} = \bar{x}_3 \bar{x}_5 \cdot \bar{x}_3 \bar{x}_5 = \bar{x}_3 \bar{x}_5 \neq 0.$$

Откуда следует, что одновременно на выходах  $f_1$ ,  $f_2$  и  $f_3$  могут возникать только двукратные ошибки на выходах  $f_2$  и  $f_3$  при внутренней неисправности в точке  $y_1$  и подаче входного вектора  $\langle \bar{x}_3 \bar{x}_5 \rangle$ . Также на данных выходах при подаче входного вектора  $\langle \bar{x}_3 x_4 x_5 \rangle$  может возникать одиночная ошибка на выходе  $f_1$ . Затем, на основе выражения (3) определим, являются ли искажения, проявляющиеся при неисправности в точке  $y_1$  на выходах  $f_2$  и  $f_3$  комбинационной схемы на рисунке 6, монотонными: при  $y_1=1$ :

$$\frac{df_2}{dy_1} \frac{df_3}{dy_1} \overline{(f_2 f_3 \oplus \bar{f}_2 \bar{f}_3)} = \bar{x}_3 \bar{x}_5 \overline{(0 \cdot 0 \oplus 1 \cdot 1)} = \bar{x}_3 \bar{x}_5 \neq 0,$$

при  $y_1=0$ :

$$\frac{df_2}{dy_1} \frac{df_3}{dy_1} \overline{(f_2 f_3 \oplus \bar{f}_2 \bar{f}_3)} = \bar{x}_3 \bar{x}_5 \overline{(1 \cdot 1 \oplus 0 \cdot 0)} = \bar{x}_3 \bar{x}_5 \neq 0.$$

Следовательно, для комбинационной схемы на рисунке 6 при неисправностях типа  $y_1 = 1$  и  $y_1 = 0$  на рабочих выходах возникают двукратные монотонные ошибки.

Такие же условия определим относительно точки  $y_2$ :

при  $y_2 = 1$ :

$$\frac{df_1}{dy_2} \cdot \frac{df_2}{dy_2} \cdot \frac{df_3}{dy_2} = \bar{x}_1 x_3 x_4 \vee \bar{x}_2 x_3 x_4 \overline{(0 \cdot 0 \cdot 0 \oplus 1 \cdot 1 \cdot 1)} \neq 0,$$

при  $y_2 = 0$ :

$$\frac{df_1}{dy_2} \cdot \frac{df_2}{dy_2} \cdot \frac{df_3}{dy_2} = \bar{x}_1 x_3 x_4 \vee \bar{x}_2 x_3 x_4 (1 \cdot 1 \cdot 1 \oplus 0 \cdot 0 \cdot 0) \neq 0.$$

По результатам вычислений следует вывод, что при внутренних неисправностях в точках  $y_1$  и  $y_2$  логической комбинационной схемы на рисунке 5 на рабочих выходах могут возникать только монотонные ошибки. При проявлении других неисправностей диагностируемой схемы, исходя из структуры, возможны возникновения только одиночных ошибок. Следовательно, выходы  $f_1, f_2$  и  $f_3$  рассматриваемой схемы являются монотонно независимыми.

**7. Экспериментальные результаты.** Для подтверждения корректности предложенного метода определения монотонно зависимых и монотонно независимых рабочих выходов логических комбинационных устройств для вышерассмотренных схем (рисунок 1 и рисунок 6) в среде Multisim были смоделированы константные неисправности на выходах внутренних логических элементов и зафиксированы все возможные виды ошибок на рассматриваемых выходах схем.

Для логической комбинационной схемы, приведенной на рисунке 1, были поочередно введены константные неисправности на выходе логического элемента  $G_1$  (рисунок 7) типа  $y_1 = 1$  и  $y_1 = 0$ , а также неисправность типа обрыв на входе  $x_4 - y_2 = 0$ .

Результаты экспериментов для комбинационной схемы, приведенной на рисунке 1, записаны в таблице 1.

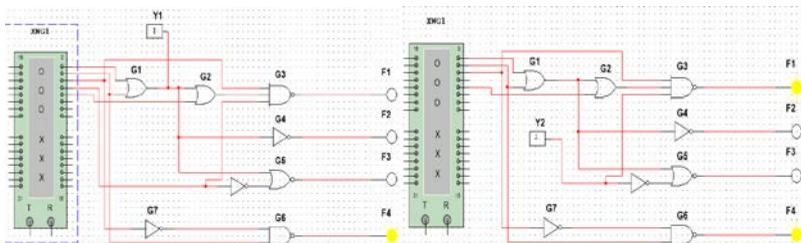


Рис. 7. Моделирование неисправностей в среде Multisim в точках  $y_1$  и  $y_2$  внутренней структуры устройства, приведенного на рис. 1

Искаженные значения сигналов на рабочих выходах в таблице 1 выделены жирным. Можно заметить, что при неисправностях типа  $y_1 = 1$  и  $y_1 = 0$  на рабочих выходах  $f_1, f_2$  и  $f_3$  проявляются трехкратные

монотонные ошибки. При неисправности типа  $y_2 = 0$  на выходах  $f_1$  и  $f_3$  проявляются двукратные симметричные ошибки, что и было доказано с помощью введенных выражений (3) и (4). Других ошибок на рабочих выходах схемы при возникновении неисправностей в точках  $y_1$  и  $y_2$  быть не может. Следовательно, выходы рассматриваемой схемы являются монотонно зависимыми.

Таблица 1. Проявление неисправностей комбинационной схемы, приведенной на рисунке 1

Тестовый входной вектор					Значение зависимых выходов при исправной схеме			Вид неисправности	Значение зависимых выходов при неисправной схеме		
$x_1$	$x_2$	$x_3$	$x_4$	$x_5$	$f_1$	$f_2$	$f_3$		$f_1$	$f_2$	$f_3$
0	0	1	1	0	1	1	1	$y_1 = 1$	0	0	0
1	1	1	1	0	0	0	0	$y_1 = 0$	1	1	1
0	0	1	1	1	0	1	1	$y_2 = 0$	1	1	0

Для логической комбинационной схемы, приведенной на рисунке 6, были введены константные неисправности на выходе внутренних логических элементов  $G_1$  и  $G_7$  (рисунок 8).

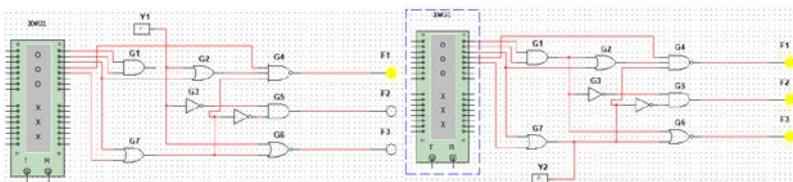


Рис. 8. Моделирование неисправностей в среде Multisim на выходах логических элементов  $G_1$  и  $G_7$  внутренней структуры устройства, приведенного на рис. 6

Результаты эксперимента для комбинационной схемы, приведенной на рисунке 6, записаны в таблице 2.

Анализируя значения рабочих функций при неисправной схеме, можно заметить, что при неисправностях типа  $y_1 = 1$  и  $y_1 = 0$  на рабочих выходах  $f_1$ ,  $f_2$  и  $f_3$  проявляются одиночные и двукратные монотонные ошибки. При неисправности типа  $y_2 = 0$  проявляются одиночные и трехкратные монотонные ошибки.

Таблица 2. Проявление неисправностей комбинационной схемы, приведенной на рисунке 6

Тестовый входной вектор					Значение зависимых выходов при исправной схеме			Вид неисправности	Значение зависимых выходов при неисправной схеме		
$x_1$	$x_2$	$x_3$	$x_4$	$x_5$	$f_1$	$f_2$	$f_3$	1,0	$f_1$	$f_2$	$f_3$
0	0	0	1	1	1	0	0	$y_1 = 1$	<b>0</b>	0	0
1	1	0	1	1	0	0	0	$y_1 = 0$	<b>1</b>	0	0
0	0	0	1	0	1	1	1	$y_1 = 1$	1	<b>0</b>	<b>0</b>
1	1	0	1	0	1	0	0	$y_1 = 0$	1	<b>1</b>	<b>1</b>
0	0	1	1	~	0	0	0	$y_2 = 0$	<b>1</b>	<b>1</b>	<b>1</b>
1	1	1	1	~	0	0	0	$y_2 = 0$	<b>1</b>	0	0

Таким образом, на выходах схемы рисунка 6 возможны только монотонные ошибки, а значит, рассматриваемые рабочие выходы  $f_1$ ,  $f_2$  и  $f_3$  являются монотонно независимыми, что и было доказано с помощью выражения (4).

**8. Заключение.** Предложенный в работе метод определения функционально зависимых выходов комбинационных схем позволяет на практике устанавливать типы структур диагностируемых устройств, неисправности которых будут вызывать на рабочих выходах монотонные ошибки. Отличием установленного метода по отношению к известным исследованиям является возможность его применения для любого числа структурно зависимых выходов, при котором сокращается число вычислительных процедур при поиске монотонно зависимых и монотонно независимых групп выходов.

Анализ возникающей неисправности и проявление ее в виде различных видов ошибок на зависимых выходах комбинационных схем позволяет на основе выводов выработать конкретные рекомендации при построении отказоустойчивых схем. Кроме этого, определение вида зависимости рабочих выходов позволяет принимать и другие специальные способы синтеза схем встроенного контроля [31-34] для обнаружения ошибок любых видов на рабочих выходах схем.

### Литература

1. Hahanov V. Cyber-Physical Computing for IoT-driven Services // New York.: Springer International Publishing AG. 2018. 279 p.

2. Kuntsevich V., Gubarev V., Kondratenko Yu., Lebedev D., Lysenko V. Control Systems: Theory and Applications. // River Publishers Series in Automation, Control and Robotics. 2018. 327 p.
3. Wernet M., Brunokowski M., Witt Ph., Meiwald T. Digital tools for relay interlocking diagnostics and condition assessment // DVV Media Group GmbH: SIGNAL + DRAHT. 2019. vol. 111. Issue 11. pp. 39-45.
4. Сапожников В.В. Синтез систем управления движением поездов на железнодорожных станциях с исключением опасных отказов // М.: Наука. 2021. 229 с.
5. Drozd O., Rucinski A., Zashcholkin K., Martynyuk O., Drozd J. Resilient Development of Models and Methods in Computing Space // Proceedings of 19th IEEE East-West Design & Test Symposium (EWDTS'2021). 2021. pp. 70-75.
6. Boole G. The Mathematical Analysis of Logic Being an Essay Towards a Calculus of Deductive Reasoning // London.: Cambridge: Macmillan, Barclay, & Macmillan, George Bell. Public domain in the USA. Release date 28 July 2011 y. 87 p.
7. Пархоменко П.П., Согомоян Е.С. Основы технической диагностики (оптимизация алгоритмов диагностирования, аппаратурные средства) // М.: Энергоатомиздат. 1981. 320 с.
8. П.П. Пархоменко. Надежность и эффективность в технике: Справочник в десяти томах. Т.9: Техническая диагностика / под. ред. В.В. Клюева и П.П. Пархоменко // М.: Машиностроение. 1987. 352 с.
9. Сапожников В.В., Сапожников В.В., Христов Х.А., Гавзов Д.В. Методы построения безопасных микроэлектронных систем железнодорожной автоматики / Под ред. В. В. Сапожникова // М.: Транспорт. 1995. 272 с.
10. Согомоян Е.С., Слабаков Е.В. Самопроверяемые устройства и отказоустойчивые системы // М.: Радио и связь. 1989. 207 с.
11. Stempkovskiy A.L., Telpukhov D.V., Gurov S.I., Zhukova T.D., Demeneva A.I. R-code for concurrent error detection and correction in the logic circuits // Proceedings of Young Researchers in Electrical and Electronic Engineering (EIconRus'2018). 2018. pp. 1430-1433.
12. Efanov D.V., Abdullaev R.B. Boolean Complement Method to Polynomial Codes for Combinational Circuits Testing // Proceedings of Conference of Russian Young Researchers in Electrical and Electronic Engineering (EIconRus'2022). 2022. pp. 139-144.
13. Efanov D.V., Sapozhnikov V.V., Sapozhnikov V.I.V. Organization of a Fully Self-Checking Structure of a Combinational Device Based on Searching for Groups of Symmetrically Independent Outputs // Automatic Control and Computer Sciences. 2020. vol. 54. no 4. pp. 279-290.
14. Ефанов Д. В. Синтез самопроверяемых комбинационных устройств на основе кодов с эффективным обнаружением симметричных ошибок // Труды СПИИРАН. 2020. № 4, С. 62-91.
15. Sogomonyan E.S., Gössel M. Design of Self-Testing and On-Line Fault Detection Combinational Circuits with Weakly Independent Outputs // Journal of Electronic Testing: Theory and Applications. 1993. vol. 4. no 4. pp. 267-281.
16. Morosow A., Sapozhnikov V.V., Sapozhnikov V.I.V. and Goessel M. Self-Checking Combinational Circuits with Unidirectionally Independent Outputs. VLSI Design. 1998. vol. 5. pp. 333-345.
17. Убар Р. Тестовая диагностика цифровых устройств, I. Таллин.: Таллинский политехнический институт. 1980. 112 с.
18. Ефанов Д.В., Сапожников В.В., Сапожников В.В. Условия обнаружения неисправности логического элемента в комбинационном устройстве при

- функциональном контроле на основе кода Бергера // Автоматика и телемеханика. 2017. № 5. С. 152–165.
19. Сапожников В.В., Сапожников Вл.В., Ефанов Д.В. Коды с суммированием, обнаруживающие любые симметричные ошибки // Электронное моделирование. 2017. Том 39. № 3. С. 47–60.
  20. Efanov D.V., Sapozhnikov V.V., Sapozhnikov V.I. Two-Modulus Codes with Summation of One-Data Bits for Technical Diagnostics of Discrete Systems // Automatic Control and Computer Sciences. 2018. vol. 52. Issue 1. pp. 1–12.
  21. Berger J.M. A Note on Error Detecting Codes for Asymmetric Channels // Information and Control. 1961. vol. 4. Issue 1. pp. 68–73.
  22. Сапожников В.В., Сапожников Вл.В., Ефанов Д.В., Абдуллаев Р.Б. Особенности организации систем функционального контроля комбинационных схем на основе полиномиальных кодов // Известия Петербургского университета путей сообщения. 2018. Т. 15. №3. С. 432-446.
  23. Абдуллаев Р.Б. Синтез полностью самопроверяемых схем встроенного контроля на основе полиномиальных кодов для комбинационных логических устройств // Автоматика на транспорте. 2021. №3. С. 452-476.
  24. Goessel M., Morozov A.V., Sapozhnikov V.V., Sapozhnikov V.I. Checking Combinational Circuits by the Method of Logic Complement // Automation and Remote Control. 2005. vol. 66. no. 8, pp. 1336-1346.
  25. Efanov D.V., Sapozhnikov V.V., Sapozhnikov V.I., Pivovarov D.V. Synthesis of Built-in Self-Test Control Circuits Based on the Method of Boolean Complement to Constant-Weight 1-out-of-n Codes // Automatic Control and Computer Sciences. 2019. vol. 53. Issue 6. pp. 481-491.
  26. Das D.K., Roy S.S., Dmitriev A., Morozov A., Gössel M. Constraint Don't Cares for Optimizing Designs for Concurrent Checking by 1-out-of-3 Codes // Proceedings of the 10th International Workshops on Boolean Problems. 2012. pp. 33-40.
  27. Busaba F.Y., Lala P.K. Self-Checking Combinational Circuit Design for Single and Unidirectional Multibit Errors // Journal of Electronic Testing: Theory and Applications. 1994. pp. 19-28.
  28. Сапожников В.В., Сапожников Вл.В., Ефанов Д.В., Абдуллаев Р.Б. О свойствах полиномиальных кодов в системах функционального контроля // Информатика и системы управления. 2018. №2. С. 50-61.
  29. Abdullaev R., Efanov D. Polynomial Codes Properties Application in Concurrent Error-Detection Systems of Combinational Logic Devices // Proceedings of 19th IEEE East-West Design & Test Symposium (EWDTS'2021). 2021. pp. 40-46.
  30. Сапожников В.В., Сапожников Вл.В., Ефанов Д.В., Абдуллаев Р.Б. Полиномиальные коды в системах функционального контроля комбинационных логических схем // Новые информационные технологии в исследовании сложных структур: Материалы 12-й международной конференции. 2018. С. 95-96.
  31. Сапожников В.В., Сапожников Вл.В., Ефанов Д.В. Классификация ошибок в информационных векторах систематических кодов // Известия вузов: Приборостроение. 2015. №5. С. 333-343.
  32. Ubar R., Raik J., Vierhaus H.T. Design and Test Technology for Dependable Systems-on-Chip // New York.: Information Science Reference, Hershey. IGI Global. 2011. 578 p.
  33. Mitra S., McCluskey E.J. Which concurrent error detection scheme to choose? // Proceedings of International Test Conference. 2000. pp. 985–994.
  34. Butorina N. Self-testing checker design for incomplete m-out-of-n codes // Proceedings of 12th IEEE East-West Design & Test Symposium (EWDTS'2014). 2014. pp. 258–261.

35. Borecký J., Kohlík M., Kubátová H. Parity Driven Reconfigurable Duplex System // *Microprocessors and Microsystems*. 2017. vol. 52. pp. 251–260.

**Абдуллаев Руслан Борисович** — канд. техн. наук, доцент, кафедра автоматике и телемеханики, Ташкентский государственный транспортный университет (ТГТУ). Область научных интересов: дискретная математика, надежность и техническая диагностика дискретных систем. Число научных публикаций — 40. ruslan\_0507@mail.ru; улица Темирийулчилар, 1, 100067, Ташкент, Узбекистан; р.т.: +998(90)725-3882.

R. ABDULLAEV

**METHOD FOR DETERMINING THE FUNCTIONAL DEPENDENCES OF WORKING OUTPUTS OF LOGIC COMBINATION SCHEMES FOR DEVELOPMENT UNIDIRECTIONAL ERRORS**

*Abdullaev R. Method for Determining the Functional Dependences of Working Outputs of Logic Combination Schemes for Development Unidirectional Errors.*

**Abstract.** Structural dependences of the working outputs of logical combinational circuits were studied with the aim of subsequent identification of the type of possible errors. The types of manifested errors and the classification of the working outputs of logical combinational circuits are given. It is shown that the presence of an internal structural connection of discrete devices leads to an increase in the multiplicity of possible errors. The condition for determining the functional dependence of outputs on the manifestation of errors of the studied multiplicity is given. It is noted that out of the many types of errors, unidirectional errors can appear at the outputs of the circuits. A well-known method for determining unidirectionally dependent operating outputs of discrete device circuits is presented, which has a drawback. It is only necessary to pairwise compare each output with the rest of the whole set. For the convenience of the process of searching for such outputs, the author of the article proposed a new method for identifying unidirectionally dependent working outputs. This method differs from known methods in that it is applicable for any number of outputs, which requires much less time to search for the above outputs. It is shown that logical combinational circuits can have functional features, in which only unidirectional errors can appear at the working outputs. Therefore, a new method for identifying any number of unidirectionally independent operating outputs of combinational circuits has been proposed. It is shown that the methods proposed in the article for finding unidirectionally dependent and unidirectionally independent outputs of logical combinational circuits require simple mathematical calculations. In the Multisim, internal faults of the diagnosable circuits are simulated and all possible errors at the working outputs are fixed. According to the results of the experiments, the validity of the theoretical results obtained was also confirmed.

**Keywords:** combinational circuit, errors at operating outputs of logic circuits, types of errors, structural dependence of operating outputs, unidirectionally dependent and unidirectionally independent operating outputs of combinational circuits.

**References**

1. Hahanov V. *Cyber-Physical Computing for IoT-driven Services*. New York.: Springer International Publishing AG, 2018. 279 p.
2. Kuntsevich V., Gubarev V., Kondratenko Yu., Lebedev D., Lysenko V. *Control Systems: Theory and Applications*. River Publishers Series in Automation, Control and Robotics, 2018. 327 p.
3. Wernet M., Brunokowski M., Witt Ph., Meiwald T. Digital tools for relay interlocking diagnostics and condition assessment. DVV Media Group GmbH: SIGNAL + DRAHT. 2019. vol. 111. Issue 11. pp. 39-45.
4. Sapozhnikov V.I. *Sintez sistem upravleniya dvizheniyem poyezdov na zheleznodorozhnykh stantsiyakh s isklyucheniym opasnykh otkazov [Synthesis of train traffic control systems at railway stations with the exception of dangerous failures]* M.: Nauka. 2021. 229 p. (in Russ.).

5. Drozd O., Rucinski A., Zashcholkin K., Martynyuk O., Drozd J. Resilient Development of Models and Methods in Computing Space. Proceedings of 19th IEEE East-West Design & Test Symposium (EWDTS'2021). 2021. pp. 70-75.
6. Boole G. The Mathematical Analysis of Logic Being an Essay Towards a Calculus of Deductive Reasoning. London.: Cambridge: Macmillan, Barclay, & Macmillan, George Bell. Public domain in the USA. Release date 28 July 2011 y. 87 p.
7. Parkhomenko P.P., Sogomonyan E.S. Osnovy tekhnicheskoy diagnostiki (optimizatsiya algoritmov diagnostirovaniya, apparaturnyye sredstva) [Fundamentals of technical diagnostics (optimization of diagnostic algorithms, hardware)]. M.: Energoatomizdat. 1981. 320 p. (In Russ.).
8. Parkhomenko P.P. Nadezhnost i effektivnost v tekhnike: Spravochnik v desyati tomakh. T.9: Tekhnicheskaya diagnostika / pod. red. V.V. Klyuyeva i P.P. Parkhomenko [Reliability and efficiency in engineering: A handbook in ten volumes. T.9: Technical diagnostics / under. ed. V.V. Klyuev and P.P. Parkhomenko]. M.: Mashinostroenie. 1987. 352 p. (In Russ.).
9. Sapozhnikov V.V., Sapozhnikov VI.V., Hristov H.A., Gavzov D.V. Metody postroyeniya bezopasnykh mikroelektronnykh sistem zheleznodorozhnoy avtomatiki. Pod red. VI.V. Sapozhnikova [Methods for constructing safe microelectronic systems for railway automation. Edited by VI.V. Sapozhnikov]. M.: Transport. 1995. 272 p. (In Russ.).
10. Soghomonyan E.S., Slabakov E.V. Samoproveryayemyye ustroystva i otkazo-ustoychivyye sistemy [Self-checking devices and fault-tolerant systems]. M.: Radio i svyaz. 1989. 207 p. (In Russ.).
11. Stempkovskiy A.L., Telpukhov D.V., Gurov S.I., Zhukova T.D., Demeneva A.I. R-code for concurrent error detection and correction in the logic circuits. Proceedings of Young Researchers in Electrical and Electronic Engineering (EIConRus'2018). 2018. pp. 1430-1433.
12. Efanov D.V., Abdullaev R.B. Boolean Complement Method to Polynomial Codes for Combinational Circuits Testing. Proceedings of Conference of Russian Young Researchers in Electrical and Electronic Engineering (ElConRus'2022). 2022. pp. 139-144.
13. Efanov D.V., Sapozhnikov V.V., Sapozhnikov VI.V. Organization of a Fully Self-Checking Structure of a Combinational Device Based on Searching for Groups of Symmetrically Independent Outputs. Automatic Control and Computer Sciences. 2020. vol. 54. no 4. pp. 279-290.
14. Efanov D. V. [Synthesis of self-checking combinational devices based on codes with efficient detection of symmetrical errors]. Trudy SPIIRAN – SPIIRAS Proceedings. 2020. №4. pp. 62-91. (In Russ.).
15. Sogomonyan E.S., Gössel M. Design of Self-Testing and On-Line Fault Detection Combinational Circuits with Weakly Independent Outputs. Journal of Electronic Testing: Theory and Applications. 1993. no 4. pp. 267-281.
16. Morosow A., Sapozhnikov V.V., Sapozhnikov VI.V. and Goessel M. Self-Checking Combinational Circuits with Unidirectionally Independent Outputs. VLSI Design. 1998. no 5. pp. 333-345.
17. Ubar R. Test diagnostics of digital devices, I. Tallinn.: Tallinn Polytechnic Institute. 1980. 112 p.
18. Efanov D.V., Sapozhnikov V.V., Sapozhnikov VI.V. [Conditions for Detecting a Logical Element Fault in a Combination Device under Concurrent Checking Based on Berger's Code]. Avtomatika i telemekhanika – Automation and remote control. 2017. vol. 5. pp. 152–165. (In Russ.).

19. Sapozhnikov V.V., Sapozhnikov VI.V., Efanov D.V. [On the class of codes with summation with all symmetric errors detection]. *Elektronnoje Modelirovanije – Electronic modeling*. 2017. Issue 39. vol. 3. pp. 47–60. (In Russ.).
20. Efanov D.V., Sapozhnikov V.V., Sapozhnikov VI.V. Two-Modulus Codes with Summation of One-Data Bits for Technical Diagnostics of Discrete Systems. *Automatic Control and Computer Sciences*. 2018. vol. 52. Issue 1. pp. 1–12.
21. Berger J.M. A Note on Error Detecting Codes for Asymmetric Channels. *Information and Control*. 1961. vol. 4. Issue 1. pp. 68–73.
22. Sapozhnikov V.V., Sapozhnikov VI.V., Efanov D.V., Abdullaev R.B. [Features of the organization of functional control systems for combinational circuits based on polynomial codes]. *Izvestiya Peterburgskogo universiteta putey soobshcheniya – Proceedings of Petersburg Transport University*. 2018. № 3. pp. 432–446. (In Russ.).
23. Abdullaev R.B. [Synthesis of fully self-checking built-in control circuits based on polynomial codes for combinational logic devices]. *Avtomatika na transporte – Automation on transport*. 2021. №3. pp. 452–476. (In Russ.).
24. Goessel M., Morozov A.V., Sapozhnikov V.V., Sapozhnikov VI.V. Checking Combinational Circuits by the Method of Logic Complement. *Automation and Remote Control*. 2005. vol. 66. no. 8. pp. 1336–1346.
25. Efanov D.V., Sapozhnikov V.V., Sapozhnikov VI.V., Pivovarov D.V. Synthesis of Built-in Self-Test Control Circuits Based on the Method of Boolean Complement to Constant-Weight 1-out-of-n Codes. *Automatic Control and Computer Sciences*. 2019. vol. 53. Issue 6. pp. 481–491.
26. Das D.K., Roy S.S., Dmitiriev A., Morozov A., Gössel M. Constraint Don't Cares for Optimizing Designs for Concurrent Checking by 1-out-of-3 Codes. *Proceedings of the 10th International Workshops on Boolean Problems*. 2012. pp. 33–40.
27. Busaba F.Y., Lala P.K. Self-Checking Combinational Circuit Design for Single and Unidirectional Multibit Errors. *Journal of Electronic Testing: Theory and Applications*. 1994. pp. 19–28.
28. Sapozhnikov V.V., Sapozhnikov VI.V., Efanov D.V., Abdullaev R.B. [On the properties of polynomial codes in functional control systems]. *Informatika i sistemy upravleniya – Informatics and control systems*. 2018. №2. pp. 50–61. (In Russ.).
29. Abdullaev R., Efanov D. Polynomial Codes Properties Application in Concurrent Error-Detection Systems of Combinational Logic Devices // *Proceedings of 19th IEEE East-West Design & Test Symposium (EWDTS'2021)*. 2021. pp. 40–46.
30. Sapozhnikov V.V., Sapozhnikov VI.V., Efanov D.V., Abdullaev R.B. [Polynomial codes in functional control systems of combinational logic circuits] *Novyye informatsionnyye tekhnologii v issledovanii slozhnykh struktur: Materialy 12-y mezhdunarodnoy konferentsii [New information technologies in the study of complex structures: Proceedings of the 12th international conference]*. 2018. pp. 95–96. (In Russ.).
31. Sapozhnikov V.V., Sapozhnikov VI.V., Efanov D.V. [Classification of errors in information vectors of systematic codes]. *Izvestiya vuzov: Priborostroenie – Journal of instrument engineering*. 2015. №5. pp. 333–343. (In Russ.).
32. Ubar R., Raik J., Vierhaus H.T. *Design and Test Technology for Dependable Systems-on-Chip*. New York.: Information Science Reference, Hershey. IGI Global. 2011. 578 p.
33. Mitra S., McCluskey E.J. Which concurrent error detection scheme to choose? *Proceedings of International Test Conference*. 2000. pp. 985–994.
34. Butorina N. Self-testing checker design for incomplete m-out-of-n codes. *Proceedings of 12th IEEE East-West Design & Test Symposium (EWDTS'2014)*. 2014. pp. 258–261.

35. Borecký J., Kohlík M., Kubátová H. Parity Driven Reconfigurable Duplex System. *Microprocessors and Microsystems*. 2017. vol. 52. pp. 251–260.

**Abdullaev Ruslan** — Ph.D., Associate professor, Automation and remote control department, Tashkent State Transport University (TSTU). Research interests: discrete mathematics, reliability and technical diagnostics of discrete systems. The number of publications — 40. ruslan\_0507@mail.ru; 1, Temiryulchilar St., 100067, Tashkent, Uzbekistan; office phone: +998(90)725-3882.